

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開2002-40485

(P2002-40485A)

(43)公開日 平成14年2月6日(2002.2.6)

(51)Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト*(参考)
G 0 2 F 1/1368		G 0 2 B 5/20	1 0 1 2 H 0 2 5
G 0 2 B 5/20	1 0 1	G 0 2 F 1/1333	5 0 5 2 H 0 4 8
G 0 2 F 1/1333	5 0 5	1/1335	5 0 5 2 H 0 9 0
1/1335	5 0 5	G 0 3 F 7/037	5 0 1 2 H 0 9 1
G 0 3 F 7/037	5 0 1	7/075	5 2 1 2 H 0 9 2

審査請求 未請求 請求項の数12 O L (全 12 頁) 最終頁に続く

(21)出願番号 特願2000-233150(P2000-233150)

(22)出願日 平成12年7月28日(2000.7.28)

(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72)発明者 田中 順

神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所生産技術研究所内

(72)発明者 関口 慎司

神奈川県横浜市戸塚区吉田町292番地 株  
式会社日立製作所生産技術研究所内

(74)代理人 100068504

弁理士 小川 勝男 (外2名)

最終頁に続く

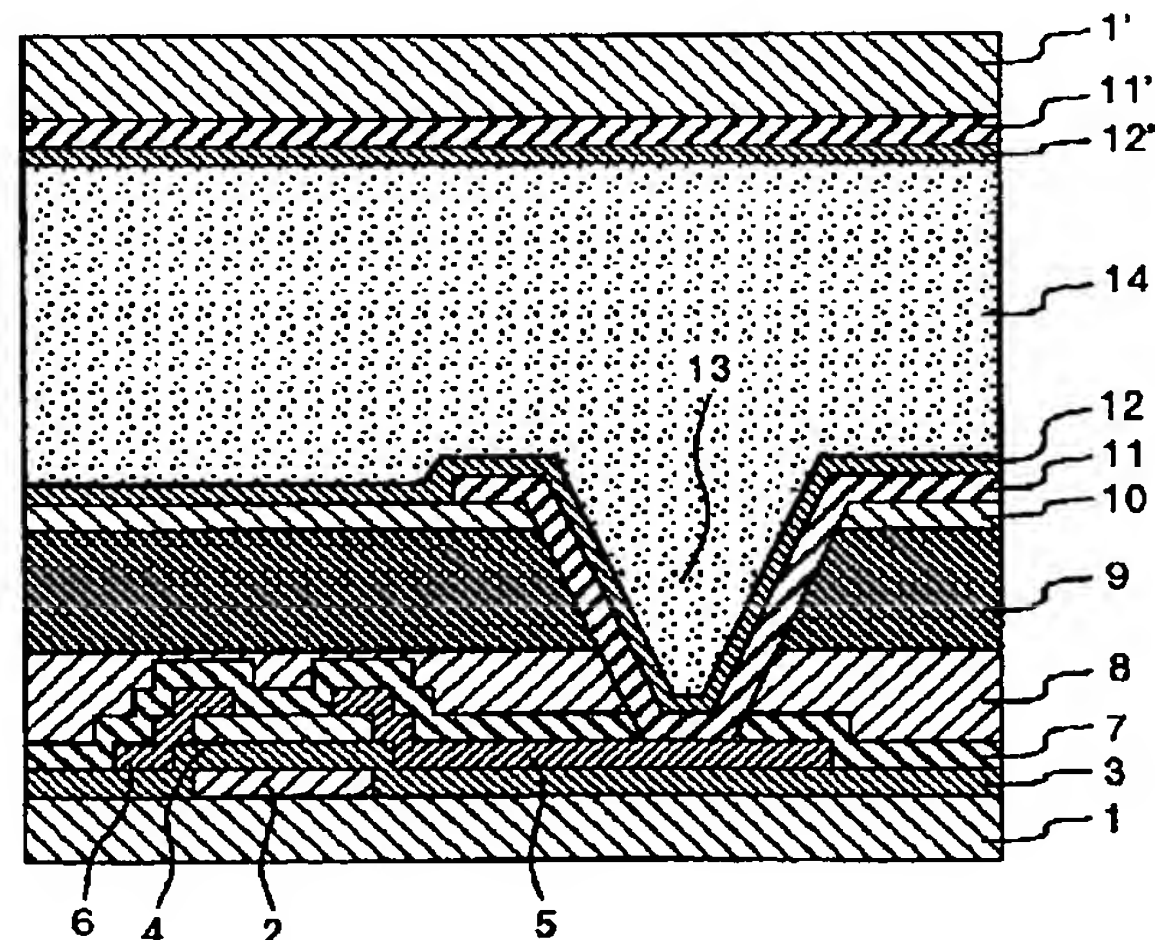
(54)【発明の名称】 カラー液晶パネル及びカラー液晶表示装置

(57)【要約】

【課題】 T F Tとカラーフィルタを同一基板上に形成し配線保護膜に無機絶縁膜を用いた場合も、カラーフィルタの分光特性が劣化しない液晶表示技術の提供。

【解決手段】 液晶を挟持した一対の基板のうち一方の基板上に、マトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部と、画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形成色パターンを備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、を形成する。

図 1



**【特許請求の範囲】**

【請求項 1】液晶を挟持した一対の基板のうち一方の基板上に、画素に対応しマトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成された構成を特徴とするカラー液晶パネル。

【請求項 2】液晶を挟持した一対の基板のうち一方の基板上に、画素に対応しマトリックス状に配され薄膜トランジスタから成るスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンと上部光透過性保護層を備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成された構成を特徴とするカラー液晶パネル。

【請求項 3】液晶を挟持した一対の基板のうち一方の基板上に、画素に対応しマトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成され、画像信号に基づき上記スイッチング素子で上記画素電極が駆動され、該画素電極と上記共通電極との間の電圧により上記液晶が駆動され画像形成されるようにした構成を特徴とするカラー液晶表示装置。

【請求項 4】液晶を挟持した一対の基板のうち一方の基板上に、画素に対応しマトリックス状に配され薄膜トランジスタから成るスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンと上部光透過性保護層を備えて成り該配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成され、画像信号に基づき上記スイッチング素子で上記画素電極が駆動され、該画素電極と上記共通電極との間の電圧により上記液晶が駆動され画像形成されるようにした構成を特徴とするカラー液晶表示装置。

【請求項 5】上記カラーフィルタ層は、上記下部光透過

性平坦化層、上記原色形着色パターン、及び上記上部光透過性保護層が感光性樹脂で構成される請求項 3 また請求項 4 に記載のカラー液晶表示装置。

【請求項 6】上記カラーフィルタ層は、上記下部光透過性平坦化層と上記上部光透過性保護層が熱硬化性樹脂で構成される請求項 3 または請求項 4 に記載のカラー液晶表示装置。

【請求項 7】上記カラーフィルタ層は、上記下部光透過性平坦化層が、分子末端がエンドキャプされたポリイミド前駆体が加熱硬化によりイミド化したポリイミド膜で構成される請求項 3、4 または 5 に記載のカラー液晶表示装置。

【請求項 8】配線毎に設けられる外部電極端子が、上記無機絶縁層に被覆され、かつ少なくとも上記下部光透過性平坦化層または上記上部光透過性保護層のいずれかに被覆され、該外部電極端子部を露出する開口を有する素子基板に設けられている請求項 3 から 7 のいずれかに記載のカラー液晶表示装置。

【請求項 9】液晶を挟持した一対の基板のうち一方の基板上に、画素に対応してマトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部に接続された画素電極と、該画素電極の長手方向に対し略平行でかつ略平面方向に配され複数の画素に共通とされる共通電極と、該共通電極、上記画素電極と上記スイッチング素子の上記配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成るカラーフィルタ層と、が形成され、画像信号に基づき該スイッチング素子で上記画素電極が駆動され、該画素電極と上記共通電極との間の電圧により上記液晶が駆動され画像形成されるようにした構成を特徴とするカラー液晶表示装置。

【請求項 10】上記カラーフィルタ層は、上記下部光透過性平坦化層、上記原色形着色パターン、及び上記上部光透過性保護層が感光性樹脂で構成される請求項 9 に記載のカラー液晶表示装置。

【請求項 11】上記カラーフィルタ層は、上記下部光透過性平坦化層と上記上部光透過性保護層が熱硬化性樹脂で構成される請求項 9 に記載のカラー液晶表示装置。

【請求項 12】上記カラーフィルタ層は、上記下部光透過性平坦化層が、分子末端がエンドキャプされたポリイミド前駆体が加熱硬化によりイミド化したポリイミド膜で構成される請求項 9 に記載のカラー液晶表示装置。

**【発明の詳細な説明】****【0001】**

【発明の属する技術分野】本発明は、液晶表示技術に係り、特に、画素部に薄膜トランジスタ（以下、TFTと略す）等のスイッチング素子とカラーフィルタを用いるアクティブマトリックス型のカラー液晶表示技術に関する。

**【0002】**

【従来の技術】近年、フラットパネルディスプレイとしてカラー液晶表示装置が注目されている。特にアクティブマトリックス型カラー液晶表示装置（TFT-LCD）は画質に優れているため、パーソナルコンピュータのディスプレイとして広く用いられるようになった。このようなカラー液晶表示装置では、通常、一对の基板の片側内面にTFT素子が形成されたTFT基板と、他方の内面にカラーフィルタパターンが形成されたカラーフィルタ基板とを重ね合わせた後、基板間に液晶を封入して液晶表示装置としている。最近、このような液晶表示装置には、さらなる画質向上が求められ、高精細化が必要とされている。一般的に画素サイズを小さくすると、同一画面サイズの基板で、高精細化が可能である。しかしながら、画素サイズに比例して配線幅や薄膜トランジスタの大きさを縮小できないため、1画素内で開口率が低下する。また、近年生産性の観点から、大形のガラス基板を用い、一括で重ね合わせを行い、多面取りで液晶表示装置を製造する方法が採用されている。本方法では、上述のTFT基板とカラーフィルタ基板とを重ね合わせるため、基板サイズが大きくなったり、TFT側の画素とカラーフィルタの画素が小さくなったりすると、重ね合わせの寸法余裕度が減少し、開口率の低下や生産性の低下を招く。このための対策としては、例えば特開平10-39292号公報記載のように、カラーTFT素子を設けた基板上にフィルタを形成するようにした構成が提案されている。本公報の記載では、スイッチング素子、信号線及び走査線が形成された上に保護膜を形成することで、カラーフィルタの形成に用いられる顔料または染料、インキ等に含まれているイオンまたは元素、例えば、銅イオンや亜鉛イオン等が、アレイ基板上のスイッチング素子の部分に浸入するのを防止してスイッチング素子の不良や誤動作を防止することができるとしている。保護膜は、有機材料あるいは無機材料で形成される。

#### 【0003】

【発明が解決しようとする課題】しかしながら、上述のいわゆるアクティブマトリックス型液晶表示素子では、以下の問題がある。つまり、エポキシ樹脂やアクリル樹脂などの有機材料で上記保護膜を形成した場合は、一般的にカラーフィルタを形成する際にアルカリ水溶液像液を用いるが、有機材料の保護膜は水分の遮蔽はできず、配線層の材料によっては、アルカリ成分や水分等により腐食されたり、侵入したアルカリ成分によってスイッチング素子が傷んだり誤動作を起したりする。一方、無機材料で保護膜を形成した場合は平坦性が悪く、下部の素子構造の段差を解消できない。このため、その上に形成されるカラーフィルタパターンの厚さにばらつきが生じ、これがカラーフィルタの分光特性を劣化させる。本発明が解決すべき課題点は、無機材料で保護膜を形成した場合も、カラーフィルタの分光特性が劣化しない技術を実

現することにある。本発明の目的は、上記課題点を解決し、従来技術を改善して、高精細で、かつ画素の開口率を上げて明るさを向上させ、高画質としたカラー液晶表示技術を提供することにある。

#### 【0004】

【課題を解決するための手段】上記目的を達成するために、本発明では、

（1）カラー液晶パネルとして、液晶を挟持した一对の基板のうち一方の基板上に、複数の画素に対応しマトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成された構成とする。

（2）カラー液晶パネルとして、液晶を挟持した一对の基板のうち一方の基板上に、複数の画素に対応しマトリックス状に配され薄膜トランジスタから成るスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンと上部光透過性保護層を備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成された構成とする。

（3）カラー液晶表示装置を、液晶を挟持した一对の基板のうち一方の基板上に、複数の画素に対応しマトリックス状に配されたスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成され、画像信号に基づき該スイッチング素子で該画素電極が駆動され、該画素電極と該共通電極との間の電圧により該液晶が駆動され画像形成されるようにした構成とする。

【0005】（4）カラー液晶表示装置を、液晶を挟持した一对の基板のうち一方の基板上に、複数の画素に対応しマトリックス状に配され薄膜トランジスタから成るスイッチング素子と、該スイッチング素子の配線部と、該配線部に接続される画素電極と、該画素電極と該スイッチング素子の該配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンと上部光透過性保護層を備えて成り該スイッチング素子の配線部と該画素電極との接続部を通す開口が設けられたカ



ラーフィルタ層と、が形成され、他方の基板側には複数の画素に共通な共通電極が形成され、画像信号に基づき該スイッチング素子で該画素電極が駆動され、該画素電極と該共通電極との間の電圧により該液晶が駆動され画像形成されるようにした構成とする。

(5) 上記(3)または(4)において、上記カラーフィルタ層が、上記下部光透過性平坦化層、上記原色形着色パターン、及び上記上部光透過性保護層が感光性樹脂で構成されるようにする。

(6) 上記(3)または(4)において、上記カラーフィルタ層が、上記下部光透過性平坦化層と上記上部光透過性保護層が熱硬化性樹脂で構成されるようにする。

(7) 上記(3)、(4)または(5)において、上記カラーフィルタ層が、上記下部光透過性平坦化層が、分子末端がエンドキャプされたポリイミド前駆体が加熱硬化によりイミド化したポリイミド膜で構成されるようにする。

(8) 上記(3)から(7)のいずれかにおいて、配線毎に設けられる外部電極端子が、上記無機絶縁層に被覆され、かつ少なくとも上記下部光透過性平坦化層または上記上部光透過性保護層のいずれかに被覆され、該外部電極端子部を露出する開口を有する素子基板に設けられている構成とする。

(9) カラー液晶表示装置を、液晶を挟持した一对の基板のうち一方の基板上に、画素に対応してマトリクス状に配されたスイッチング素子と、該スイッチング素子の配線部に接続された画素電極と、該画素電極の長手方向に対し略平行でかつ略平面方向に配され複数の画素に共通とされる共通電極と、該共通電極、上記画素電極と上記スイッチング素子の上記配線部被覆用の無機絶縁層との間に形成され下部光透過性平坦化層と原色形着色パターンを備えて成るカラーフィルタ層と、が形成され、画像信号に基づき該スイッチング素子で上記画素電極が駆動され、該画素電極と上記共通電極との間の電圧により上記液晶が駆動され画像形成されるようにした構成とする。

#### 【0006】

【発明の実施の形態】以下、本発明の実施例につき図面を用いて説明する。図1は、本発明の第1の実施例を示す図である。1は基板、2はゲート電極、3は該ゲート電極2を被覆する無機絶縁膜、4はTFT（薄膜トランジスタ）、5はソース電極、6はドレイン電極、7は全体を被覆する無機絶縁膜、8は平坦化層、9はカラーフィルタ、10は保護膜、11は画素電極、12はポリイミド配向膜である。基板1上にゲート電極2が形成され、その上にゲート電極2を被覆する無機絶縁膜3が形成されている。その上に薄膜トランジスタ（TFT）4が形成され、これに接続するソース電極5とドレイン電極6が形成され、全体を被覆する無機絶縁膜7が形成されている。さらに、その上に可視光領域で透明な平坦化

層8が形成され、その上に原色形のカラーフィルタ9が形成され、この表面を可視光領域で透明な保護膜10で被覆してある。これに、無機絶縁膜7、平坦化層8、カラーフィルタ9、カラーフィルタ保護膜10を貫通する開口13が設けられ、該開口部を通してカラーフィルタ層上層に設けられた画素電極11とソース電極とが接続されている。このような素子配線とカラーフィルタが形成された基板に対して、表示領域に液晶を配向させるためのポリイミド配向膜12が表層に形成される。基板1'表面には表示領域に透明電極11'が形成され、液晶を配向させるためのポリイミド配向膜12'も表層に形成されている。この2つの基板は、周辺部をシール剤で封止され、液晶14が封入されている。

【0007】以下、製作工程がらみで具体的に説明する。基板1としてTFT用の厚さ略0.7mmの無アルカリガラスを用い、この上にゲート電極となる電極材料を成膜し、ホトレジストを用いたホトリソグラフィの技術によりパターン形成しゲート電極2を形成する。本構成例では、ゲート電極2としてはスパッタ法にてクロム膜を用い、厚さ略100nmで形成してある。さらに、該ゲート電極を被覆するように基板全面に、プラズマCVD（化学的気相成長）法等により厚さ略300nmのSiN膜をゲート絶縁膜3として成膜してある。さらに、ゲート電極2上には、ゲート絶縁膜を介し薄膜トランジスタ4をホトリソグラフィ技術にて形成する。TFT（薄膜トランジスタ）4は、本構成例では、アモルファスシリコン膜あるいは多結晶シリコン膜を用いて厚さ略300nmで形成してある。さらに、ソース電極5とドレイン電極6も該TFTのパターンの一部に重複するように形成されている。これらは、スパッタ法により厚さ略300nmのアルミニウム膜で形成されている。さらに、これらを被覆する絶縁膜7が形成されている。本構成例の場合、該絶縁膜7は、プラズマCVD法により厚さ略500nmのSiN膜で形成される。また、カラーフィルタ層の下部平坦化膜8としては、例えば、アルカリ現像性の感光性材料をスリット方式にて塗布し、オープン炉等にて略90°Cで略30min加熱し、所定のホトマスクを用いホトリソグラフィ技術によって露光し、有機アルカリ現像液にてパターン形成して下地絶縁膜7を露出させる開口を形成し、略230°Cで略30min加熱し硬化させることで厚さ略0.8μmの下部光透過性平坦化膜8を形成してある。また、素子基板の配線部を遮光するためのブラックマトリクスは厚さ略1.1μmに形成されている。該ブラックマトリクスは、樹脂系の材料をスリット方式にて塗布し、オープン炉等により略90°Cで略30min加熱し、ホトリソグラフィ技術により露光し、有機アルカリ現像液にてパターン形成して、下地絶縁膜7を露出するための開口を含む配線遮光のためのパターンを形成し、再びオープン炉等で略210°C、略30min加

熱し硬化させて形成する。また、赤色フィルタパターンは厚さ略  $1.5 \mu\text{m}$  に形成されている。該赤色フィルタパターンは、赤色フィルタ材料をスリット方式にて塗布し、オープン炉等にて略  $90^\circ\text{C}$  で略  $30\text{min}$  加熱し、所定のホトマスクにてホトリソグラフィ技術により露光し、有機アルカリ現像液にてパターン形成し、再びオープン炉等にて略  $210^\circ\text{C}$ 、略  $30\text{min}$  加熱し硬化させて形成する。緑色フィルタパターンも厚さ略  $1.5 \mu\text{m}$  で形成されている。該緑色フィルタパターンも、緑色フィルタ材料を用い、上記赤色フィルタパターンの場合と同様の工程で製作される。青色フィルタパターンも厚さ略  $1.5 \mu\text{m}$  で形成され、製作方法は上記赤色フィルタ、緑色フィルタの場合とほぼ同じである。カラーフィルタ層の上部保護膜 10 は厚さ略  $0.3 \mu\text{m}$  に形成される。該保護膜 10 は、アルカリ現像性の感光性材料をスリット方式にて塗布し、オープン炉等にて略  $90^\circ\text{C}$  で略  $30\text{min}$  加熱し、ホトマスクにてホトリソグラフィ技術により露光し、有機系現像液にてパターン形成して、下地絶縁膜 7 を露出する開口 13 を形成し、再びオープン炉等で略  $230^\circ\text{C}$  で略  $30\text{min}$  加熱し硬化させて形成する。

【0008】また、下地絶縁膜 7 を露出するためのカラーフィルタ層の開口部 13 は、カラーフィルタ層をマスクとし、 $\text{CF}_4$  と  $\text{O}_2$  の混合系ガス（混合比  $\text{CF}_4$  略 95% :  $\text{O}_2$  略 5%）により下地絶縁膜がドライエッチングにより除去され、ソース電極 5 を露出させるようになっている。画素電極層（ITO 膜）は基板の表示領域全面にてカラーフィルタ層上に厚み略  $130\text{nm}$  で成膜される。ソース電極 5 を露出させる上記開口部 13 において、該画素電極とソース電極 5 とが接続される。次に、ポジ型ホトレジスト膜を画素電極層 11 上にスピン塗布し、ホトマスクにてホトリソグラフィ技術により露光し、有機アルカリ現像液にてパターン形成し、ITO 膜を露出するパターンを形成する。 $\text{HBr}$  の 25% 水溶液で、レジスト膜をマスクに露出している ITO 膜を溶解除去する。これにより、画素パターン上に ITO 膜を形成する。ポリイミド配向膜材料を印刷手法によって塗布し、加熱硬化した後、ポリイミド配向膜表面をラビング処理して、洗浄してポリイミド配向膜 12 とする。基板 1' 側では、厚さ略  $0.7\text{mm}$  の無アルカリガラスに画素電極層 11'（ITO 膜）を、マスクを用いて基板の表示領域全面にわたり厚さ略  $130\text{nm}$  で成膜した構成となっている。この上にポリイミド等の配向膜材料を印刷手法等で塗布し加熱して硬化させた後、ラビング手法等で該配向膜表面をラビング処理し洗浄して配向膜 12' とする。基板 1、基板 1' の表面には、マイクロパールを分散させ加熱して固着させてある。これら両基板間には液晶が封入される。また、該基板の周辺部には電極駆動用のドライバ IC が搭載される。かかる構成により、TFT 等スイッチング素子とカラーフィルタを同一

基板上に形成できる。また、TFT 素子や配線層を無機絶縁膜で保護して、カラーフィルタ層 9 を形成する際のアルカリ現像液等の侵入を防止でき、配線やスイッチング素子の損傷や誤動作を防止できる。さらに、無機絶縁膜上に有機の平坦化層を形成することで、その上に形成されたカラーフィルタパターンの厚さを均一にすることができ、カラーフィルタ分光特性の劣化を防止できる。このため、高精細で、かつ画素の開口率を高め、画質を向上させたカラー液晶表示装置を提供できるようになる。

【0009】図 2 は、本発明の第 2 の実施例を示す図である。本第 2 の実施例は、上記第 1 の実施例の構成に比較して、カラーフィルタ 9 の上に上部保護膜 10 を設けない点異なる。他の各部の構成及び製法については、上記第 1 の実施例の場合と同様である。図 2 において、基板 1 上にゲート電極 2 が形成され、その上にゲート電極を被覆する無機絶縁膜 3 が形成されている。その上に薄膜トランジスタ（TFT）4 と、ソース電極 5 と、ドレイン電極 6 と、全体を被覆する無機絶縁膜 7 が形成されている。さらにその上に可視光領域で透明な平坦化層 8 が形成され、その上に原色形のカラーフィルタ 9 が形成されている。該カラーフィルタ 9、上記無機絶縁膜 7、及び上記平坦化層 8 には、貫通した開口 13 が設けられ、該開口部を通して、カラーフィルタ層の上に設けられた画素電極 11 が上記ソース電極 5 と接続される。このような素子配線とカラーフィルタ 9 が形成された基板に対して、表示領域に液晶を配向させるためのポリイミド配向膜 12 を表層に形成する。また、基板 1' の表面には表示領域に透明電極 11' が形成され、液晶を配向させるためのポリイミド配向膜 12' も表層に形成される。該 2 つの基板 1、1' 間は周辺部をシール剤で封止された状態で内部に液晶 14 が封入されている。ゲート絶縁膜 3 や絶縁膜 7 には、 $\text{SiN}$  膜や  $\text{SiO}_2$  膜を単層で、あるいは複数層積層して用いることが可能である。かかる第 2 の実施例の構成における作用及び効果も、上記第 1 の実施例の場合と同様である。

【0010】図 3 は本発明の第 3 の実施例を示す。本第 3 の実施例は、上記第 1 の実施例の構成に比較して、着色パターン端部が上部保護膜層に被覆され、開口部において画素電極層に接触していない点異なる。本第 3 の実施例も上記第 1 の実施例の場合と同様、カラーフィルタ層の下部平坦化膜 8 まで形成した基板 1 を用い、該第 1 の実施例の場合と同様の手法にて、ブラックマトリックスパターン、赤色フィルタパターン、緑色フィルタパターン、青色フィルタパターンを形成する。このとき、下部平坦化膜 8 の開口部に対して、該 4 つのパターンはさらに大きな開口を形成する。カラーフィルタ層 9 の上部保護膜 10 は、アルカリ現像性の感光性材料をスリット方式にて塗布し、オープン炉等にて略  $90^\circ\text{C}$  で略  $30\text{min}$  間加熱し、ホトマスクにてホトリソグラフィ



技術により露光し、有機系現像液にてパターン形成して下地絶縁膜 7 を露出する開口を形成し、オープン炉等にて略 230°C で略 30 min 加熱し硬化させて、厚さ略 0.3  $\mu$ m の膜（上部保護膜 10）として形成する。カラーフィルタ層の開口部においては、該下地絶縁膜 7 を  $\text{CF}_4$  と  $\text{O}_2$  の混合系ガスによるドライエッチングで除去し、ソース電極 5 を露出させる。画素電極（ITO 膜）11 は、マスクを用いて基板の表示領域全面にてカラーフィルタ層 9 の上方及び開口部 13 内に厚さ略 130 nm の膜として形成し、該開口部 13 を通してソース電極 5 と接続する。

【0011】図 4 は本発明の第 4 の実施例を示す。本第 4 の実施例は、上記第 1 の実施例の構成に比較して、柱状スペーサ 15 を液晶封入部に形成した点が異なる。本第 4 の実施例の構成によれば、所望の配置場所に固定した柱状スペーサにより、液晶層の厚さ（セルギャップという）を規定できるので、マイクロパールを用いた場合において該マイクロパールがカラーフィルタ層の上部画素電極と下部電極を接続する開口部に入ってしまうと所望のセルギャップを形成できなくなる等の問題を回避できる。

【0012】図 5 は本発明の第 5 の実施例を示す。本第 5 の実施例は、上記第 2 の実施例の構成に比較して、柱状スペーサ 15 を液晶封入部に形成した点が異なる。本第 5 の実施例の構成でも、上記第 4 の実施例の場合と同様の効果が得られる。図 6 は本発明の第 6 の実施例を示す。本第 6 の実施例は、上記第 4 の実施例の構成に比較して、柱状スペーサ 15 を開口部に形成した点が異なる。スペーサ形成後の工程内で汚染物や微小な異物等が開口部の底部に入り液晶が汚染された場合は表示不良等を引き起こすが、本第 6 の実施例の構成では、開口部がスペーサにより塞がれるので、この汚染物や微小な異物等の開口部への進入を防ぎ、これによる表示不良等の問題を回避できる。

【0013】図 7 は本発明の第 7 の実施例を示す。本第 7 の実施例は、上記第 5 の実施例の構成に比較して、柱状スペーサ 15 を開口部上方に形成した点が異なる。本第 7 の実施例の構成によれば、上記第 6 の実施例の場合とほぼ同じ効果が得られる。図 8 は、TFT 周辺の平面構成を示す。ITO 膜の開口部 13 は、円形状としてある。円形状の場合には、開口部を容易にテーパ状にでき、開口部 13 の上部と下部とで ITO 膜の段切れが生じないようにできる。また、ブラックマトリックスパターン 16、18、20、22 とカラーフィルタパターン 17、19、21、23 の位置は、図 8 に示す平面構成に対応した図 9、図 10、図 11、及び図 12 に示す位置であり、このうち図 11 はブラックマトリックスパターン 20 が、ゲート電極とドレイン電極配線上にある場合の構成例である。以下に、本発明の第 8 の実施例を説明する。上記第 1 の実施例で説明したような無機絶縁膜

まで形成した基板 1 に、熱硬化性材料をスリット方式にて塗布し、略 90°C で略 30 min 間加熱後、略 230°C で略 30 min 間加熱して硬化させ、厚さ略 0.5  $\mu$ m の下部平坦化膜を基板全面にわたって形成する。その上に、ブラックマトリックスパターン、赤色フィルタパターン、緑色フィルタパターン、青色フィルタパターンを形成する。さらに、カラーフィルタ層の上部保護膜として、熱硬化性材料をスリット方式にて塗布し、これも略 90°C で略 30 min 加熱後、略 230°C で略 30 min 加熱して硬化させ、厚さ略 0.5  $\mu$ m のカラーフィルタ層の上部保護膜を基板全面に形成する。次に、図 13 に示す構造のベースポリマとナフトキノンアジド感光剤を組み合わせたポジ型有機ケイ素系レジスト膜をスリット塗布し、略 90°C で略 30 min 間加熱し、マスクを介して露光し、アルカリ現像液で現像し、露光部除去して、カラーフィルタ層を露出させる所望のパターンを形成する。このとき、有機ケイ素系レジスト膜は、略 0.4  $\mu$ m の厚みで形成される。次に、有機ケイ素系レジスト膜は  $\text{O}_2$  ガスのドライエッチングに対して耐性があるので、これをマスクとして、等方的な  $\text{O}_2$  アッシング処理にてカラーフィルタ層をドライエッチングして除去し開口を形成して無機絶縁膜を露出させる。次に、 $\text{CF}_4$  と  $\text{O}_2$  の混合系ガス（混合比率略 95%：略 5%）にてドライエッチング処理を行う。このとき、有機ケイ素系レジスト膜は  $\text{CF}_4$  ガスに対しては耐性がないので、絶縁膜の除去とともに除去され、カラーフィルタ層がマスクとなって、下地絶縁膜をドライエッチングして除去し開口部を形成して、ソース電極 5 を露出させる。次に、画素電極層（ITO 膜）をマスクを用いて基板の表示領域全面にてカラーフィルタ層上に成膜し（厚さ略 130 nm）、ソース電極を露出させる開口部において画素電極とソース電極とを接続する。

【0014】以下に、本発明の第 9 の実施例を説明する。上記第 1 の実施例で説明したような無機絶縁膜までを形成した基板に、図 14 に示す基本構造を有し、図 13 中の  $\text{Ar}^1$  が図 15 あるいは図 16 に示す構造を有し、 $\text{Ar}^2$  が図 17 あるいは図 18 に示す構造を有し、図 13 中の  $\text{Ec}$  が図 19 に示す構造を有するエンドキャップされたポリイミド前駆体の N-メチルー 2-ピロリドン溶液をスリット塗布し、略 90°C で略 30 min 間加熱後、窒素雰囲気中で略 200°C で略 30 min 加熱し、さらに、略 250°C で略 30 min 間加熱して硬化させ、カラーフィルタ層の下部平坦化膜を 0.8  $\mu$ m の厚みで基板全面に形成する。本ポリイミドは、上述の基本骨格構造を有するために可視光領域では透明状であり、またエンドキャップ構造は高温で加熱硬化時に架橋する構造であり、架橋以前にポリマが熔融し得るもので、表面の平坦性に優れ、かつエンドキャップ構造が架橋することで物性的にも良好な膜を形成することができる。次に、第 1 の実施例の場合と同様、ブラックマト

リックパターン、赤色フィルタパターン、緑色フィルタパターン、青色フィルタパターンをそれぞれ形成する。次に、カラーフィルタ層の上部保護膜として、熱硬化性材料をスリット方式にて塗布し、略 90°C で略 30min 間加熱した後、略 230°C で略 30min 加熱して硬化させ、カラーフィルタ層の上部保護膜を 0.3  $\mu$ m の厚さでほぼ基板全面に形成する。

【0015】以下に、上記第 1 の実施例に基づいて、素子基板周辺部において配線毎に設けられる外部電極端子部の製法について説明する。図 20 は、基板表面における外部端子領域の例を示す。上記第 1 の実施例で説明した無機絶縁膜をほぼ基板全面にわたり形成し、素子基板周辺部に配線毎に設けられる外部電極端子も被覆して保護する。また、カラーフィルタ層を形成する際には、下部平坦化膜層と上部保護膜層にて外部電極端子上も被覆し、開口を形成することにより外部電極端子を露出させる。画素領域で無機絶縁の開口を形成するときは、外部電極端子領域でも無機絶縁膜を除去し、ドライバ IC 接続用の開口を形成する。カラーフィルタ層上に ITO 画素電極を成膜する際は、マスクで外部電極端子領域を覆い、表示領域に成膜する。ITO 画素電極パターンを形成する際は、レジスト膜で外部電極端子領域を覆い、ITO のエッチング液に対して外部電極端子を保護する。その後、レジスト膜を除去することで、素子基板周辺部に配線毎に設けられる外部電極端子が、無機絶縁膜で被覆され、かつカラーフィルタ層を形成する下部平坦化膜層あるいは上部保護膜層に被覆されて、外部電極端子を露出する開口を有する基板が形成される。

【0016】以下、上記第 8 の実施例に基づき、素子基板周辺部に配線毎に設けられる外部電極端子部の製法を説明する。上記第 8 の実施例で説明した無機絶縁膜でほぼ基板全面に被覆し、素子基板周辺部に配線毎に設けられる外部電極端子も被覆し保護する。次に、カラーフィルタ層を形成する際に、カラーフィルタ層の下部平坦化膜層と上部保護層にて、外部電極端子上も被覆する。その後、画素領域で有機ケイ素系レジストマスクにカラーフィルタ層を除去するとともに、外部電極端子領域でも該外部電極端子を露出するための開口を形成する。また、画素領域で無機絶縁膜の開口を形成するとともに、外部電極端子領域でも無機絶縁膜を除去し、ドライバ IC 接続用の開口を形成する。カラーフィルタ層上に ITO 画素電極を成膜する際は、マスクで外部電極端子領域を覆い、表示領域に成膜する。ITO 画素電極パターンを形成する際は、レジスト膜で外部電極端子領域を覆い、ITO のエッチング液に対して外部電極端子を保護する。その後、レジスト膜を除去することで、素子基板周辺部に配線毎に設けられる外部電極端子が、無機絶縁膜で被覆され、かつカラーフィルタ層を形成する下部透明平坦化層あるいは上部透明保護層に被覆されて、外部電極端子を露出する開口を有する素子基板が形成され

る。

【0017】図 24 は、本発明の第 10 の実施例を示す図で、同図 (a) は、同図 (b) の構成の A-A' における断面図である。本実施例は、上記第 1 ～第 9 の実施例と異なり、開口部は設けず、かつ、共通電極を、液晶層に対し、画素電極（ソース電極）と同じ側に設けた構成である。図 24 において、基板 1 上に走査信号電極（ゲート電極）2 と共通電極 31 が形成され、その上にこれらの電極を被覆する絶縁膜 3 が形成されている。走査信号電極 2 上に絶縁膜 3 を介して薄膜トランジスタ（TFT）4 が形成され、次いで映像信号電極（ドレイン電極）6 と画素電極（ソース電極）5 が形成され、全体を被覆する絶縁膜 7 が形成されている。その上に可視光領域で透明なカラーフィルタ層の下部平坦化層 8 が形成され、その上にカラーフィルタ 9 が形成され、さらにこの上に表面を被覆するカラーフィルタ表面保護膜 11 が形成される。また、上記のように素子配線とカラーフィルタが形成された基板 1、及び、液晶層 14 をはさんでこれに対向配置された基板 1' に対してはそれぞれ、表示領域に液晶を配向させるためのポリイミド配向膜 12、12' が表層に形成される。画像形成のための電圧は、上記画素電極（ソース電極）5 と上記共通電極 31 との間に印加される。本第 10 の実施例の構成によれば、液晶に印加する電界の方向が基板 1（または基板 1'）の面にほぼ平行にできるので、上記第 1 ～第 9 の実施例に比べ、表示装置の視野角を拡大できる利点がある。

【0018】特許請求の範囲に記載の発明に関連した発明で、上記実施例に記載した発明としては、（1）カラーフィルタ層をマスクとしてドライエッチングにより無機絶縁層を除去して下部配線層を露出させ、該下部配線層と画素電極とを接続する開口部を形成する構成、

（2）基板間に保持された液晶層とのギャップを柱状スペーサで制御する構成、（3）該柱状スペーサを、画素電極と下部配線層とを接続する開口部に形成した構成、

（4）有機ケイ素系材料から成る感光性レジストをマスクにして、酸素系ドライエッチングでカラーフィルタ層を除去し、該カラーフィルタ層に上記開口を形成するようにした構成、等がある。なお、上記実施例では、膜厚や、処理温度、処理時間等に具体的な数値をあてて説明したが、本発明の範囲はかかる数値に限定されるものではない。

【0019】

【発明の効果】本発明によれば、TFT 素子や配線層を無機絶縁膜で保護して、カラーフィルタ層を形成する際に用いるアルカリ現像液を遮蔽して、配線材料等を保護し、スイッチング素子の不良や誤動作を防止できる。また、カラーフィルタパターンの厚さを均一にでき、カラーフィルタの分光特性の劣化を防止でき、形成する画像を高精細で高画質にできる。また、画素の開口率を高

【図面の簡単な説明】

【図 2】 本発明の第 2 の実施例を示す図である。

【図 4】 本発明の第 4 の実施例を示す図である。

【図5】 本発明の第5の実施例を示す図である。

【図6】 本発明の第6の実施例を示す図である。

【図 7】 本発明の第 7 の実施例を示す図である。

【図 9】本発明の実施例におけるブラックマトリックスパターンとカラーフィルタパターンの配置例の図である。

【図 10】本発明の実施例におけるブラックマトリックスパターンとカラーフィルタパターンの配置例の図である。

【図 1 1】本発明の実施例におけるブラックマトリックスパターンとカラーフィルタパターンの配置例の図である。

【図１２】本発明の実施例におけるブラックマトリックスパターンとカラーフィルタパターンの配置例の図である。

【図13】有機ケイ素系レジストのベースポリマの構造を示す図である。

【図14】エンドキャップされたポリイミドの基本骨格構造を示す図である。

【図16】エンドキャップされたポリイミドのAr<sup>1</sup>構造例を示す図である。

【図17】エンドキャップされたポリイミドのAr<sup>2</sup>構造例を示す図である。

【図18】エンドキャップされたポリイミドのAr<sup>2</sup>構造例を示す図である。

【図19】エンドキャップされたポリイミドのE c構造例を示す図である。

【図 20】基板表面の表示領域（画素領域）と外部端子領域を示す図である。

【図 2 1】柱状スペーサの位置を示す図である。

【図 2 2】 柱状スペーサの位置を示す図である。

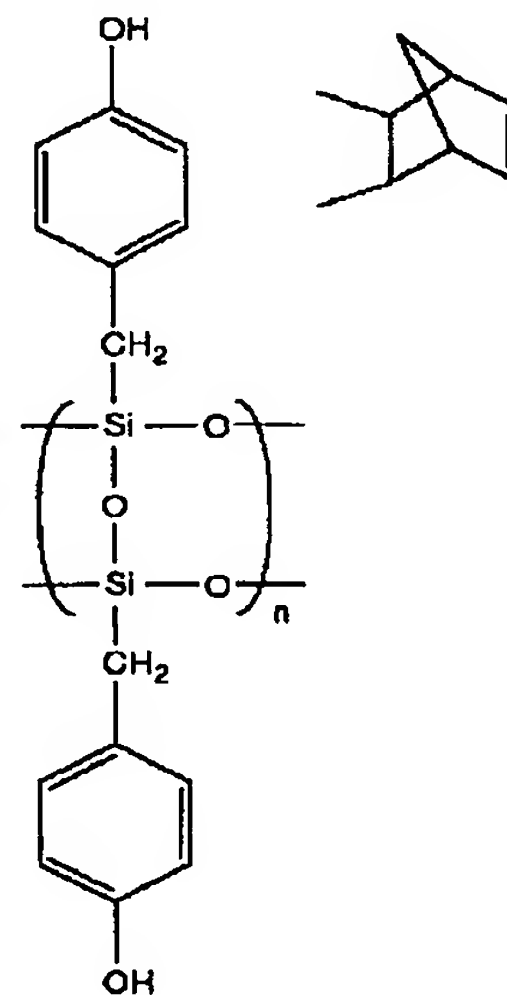
【図 23】 柱状スペーサの位置を示す図である。

【図 24】本発明の第 10 の実施例を示す図である。

【符号の説明】

1、1'…基板、 2…ゲート電極、 4…薄膜トランジスタ、 5…ソース電極、 6…ドレイン電極、 3、7…絶縁膜、 8…下部平坦化膜、 9、17、19、21、23…カラーフィルタパターン、 10…上部保護膜、 11…画素電極、 11'…対向側透明電極、 12、12'…配向膜、 13…開口部、 14…液晶、 15…柱状スペーサ、 16、18、20、22…ブラックマトリックスパターン、 24…表示領域（画素領域）、 25、26…外部端子領域。

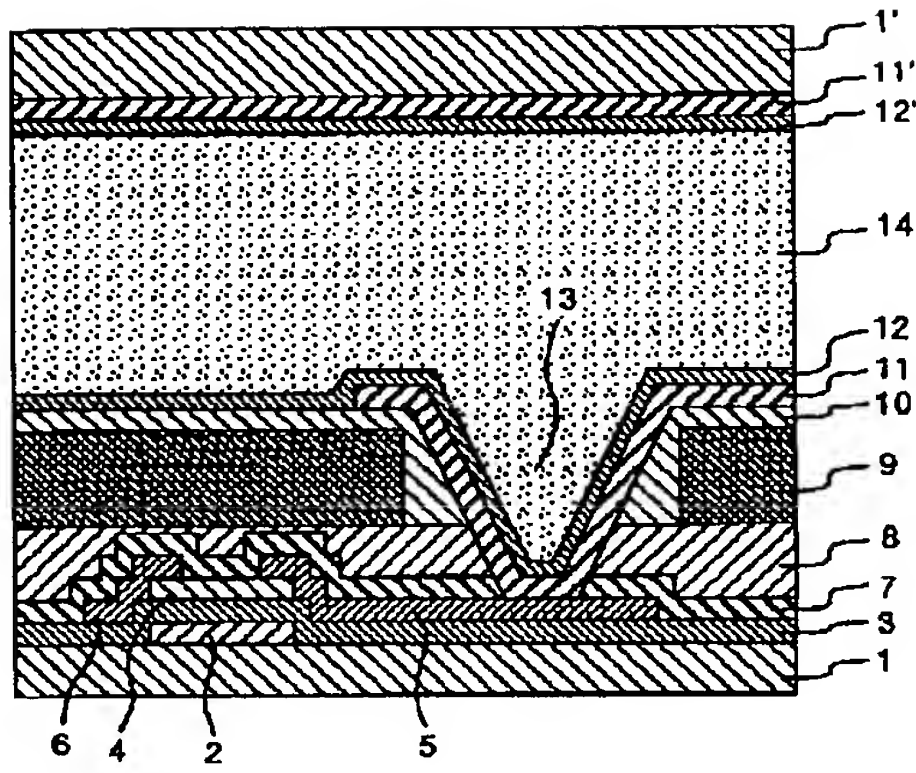
【图 13】      【图 19】





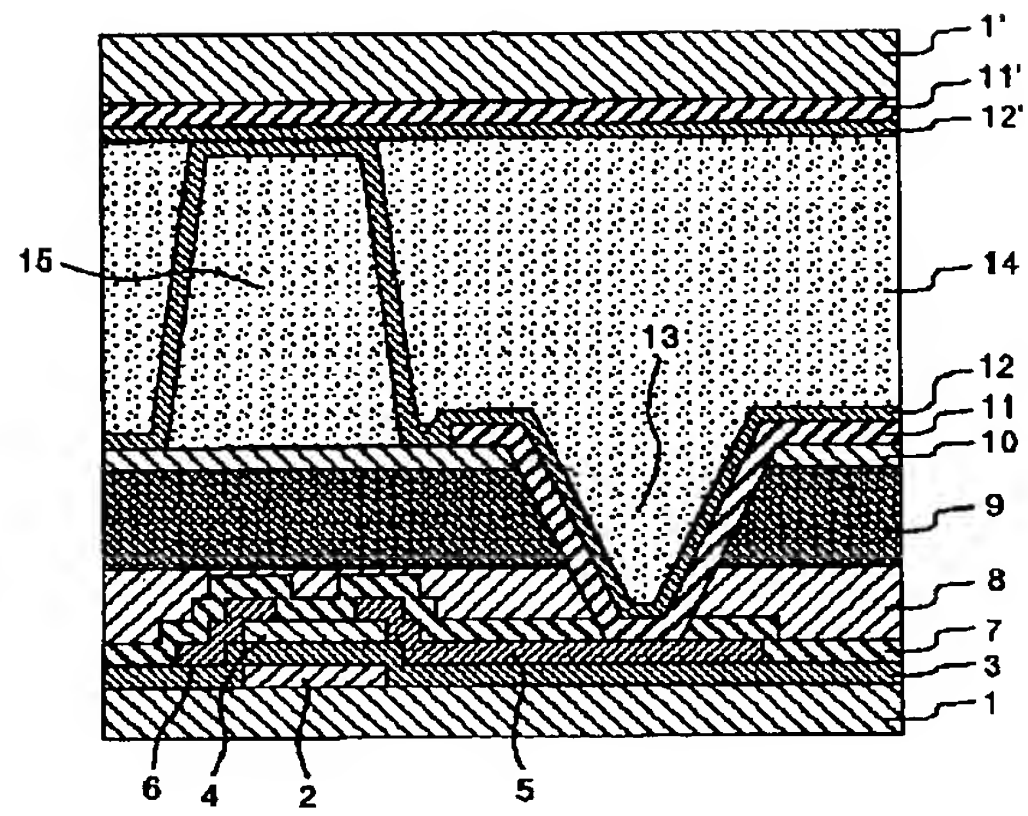
【図 3】

図 3



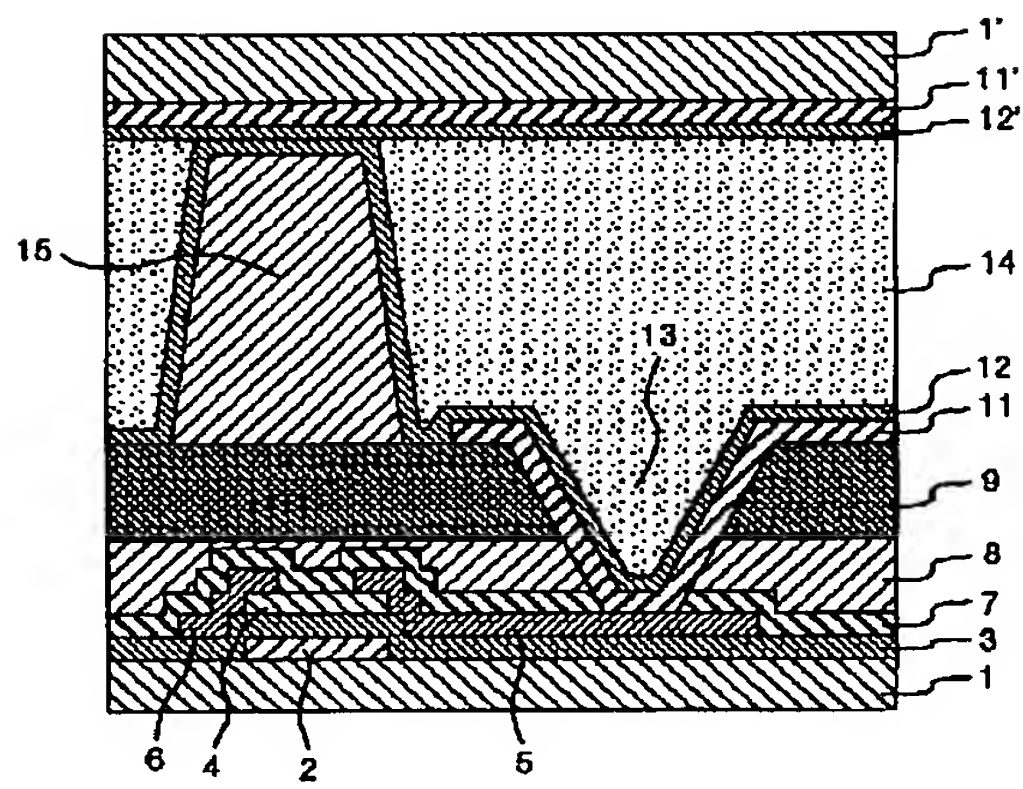
【図 4】

図 4



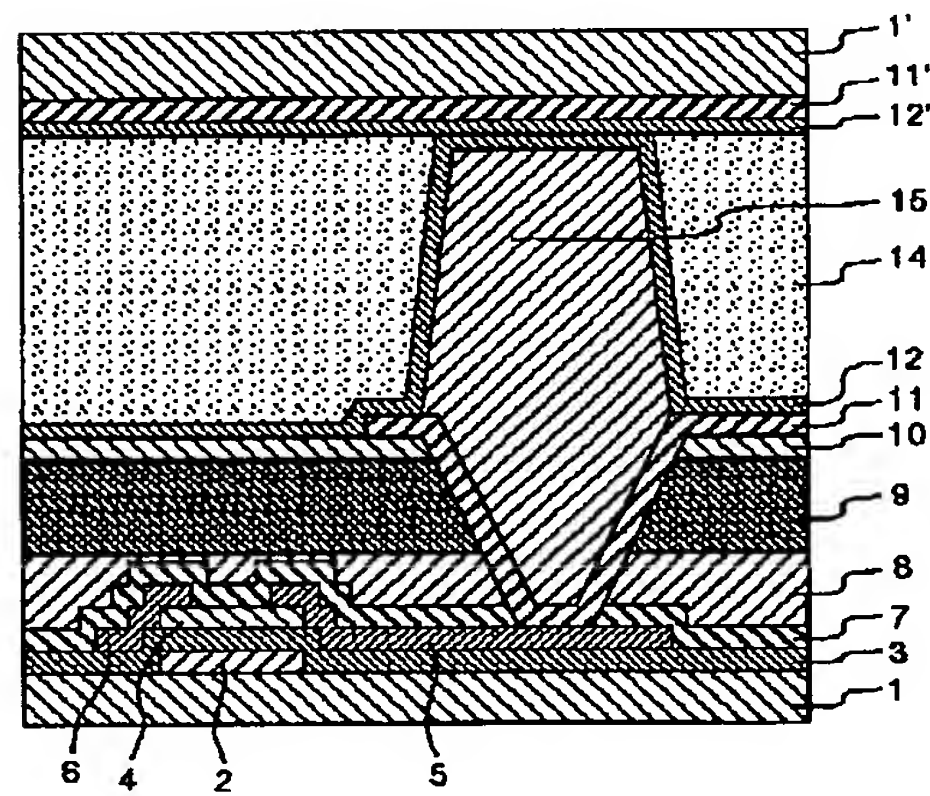
【図 5】

図 5



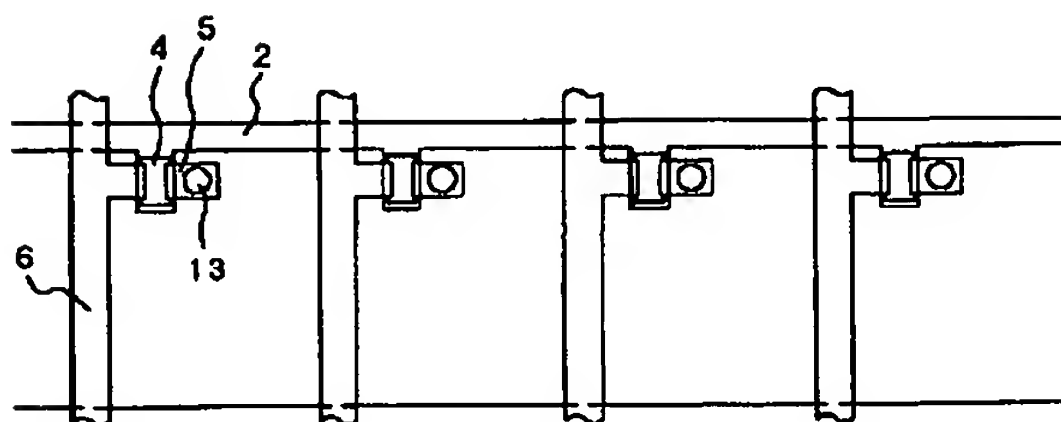
【図 6】

図 6



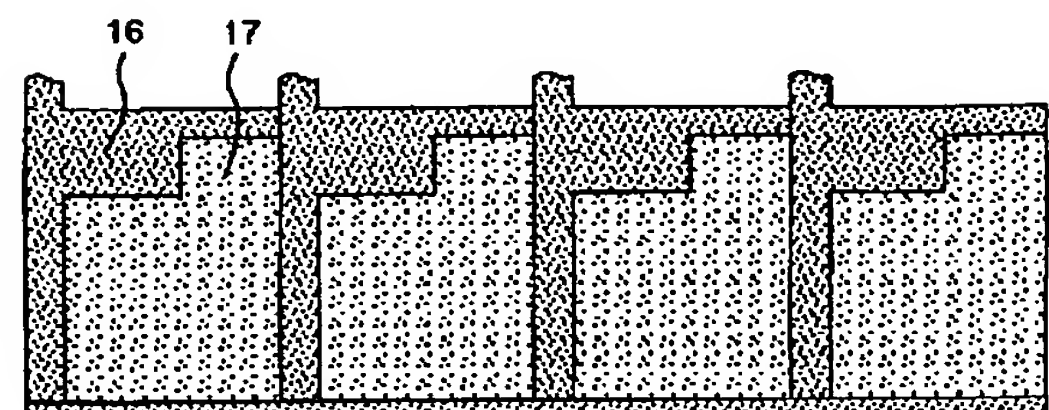
【図 8】

図 8



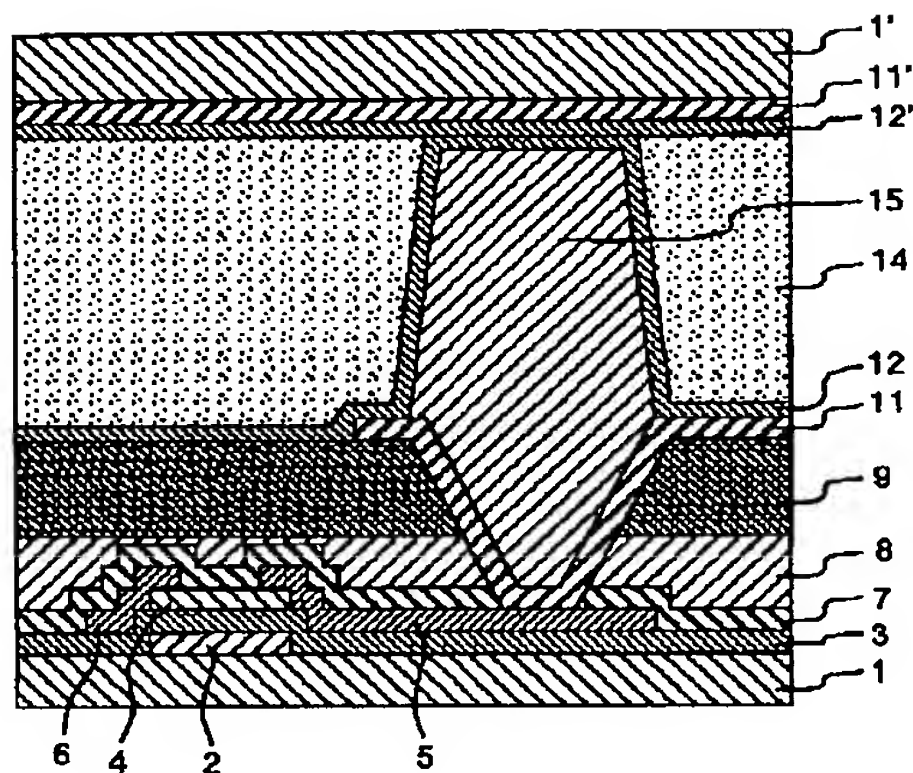
【図 9】

図 9



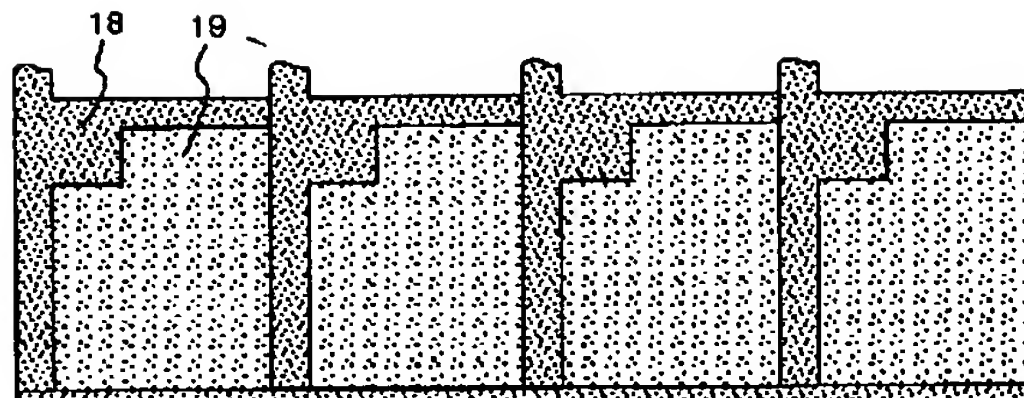
【図7】

図 7



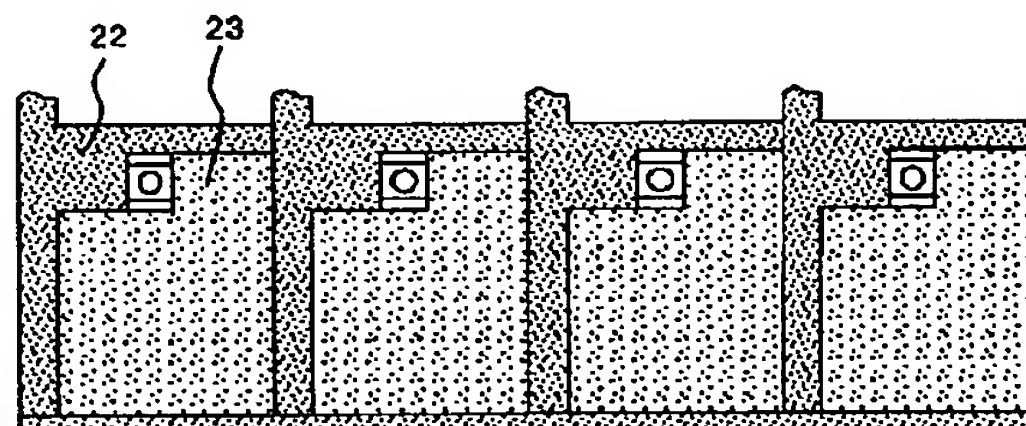
【図10】

図 10



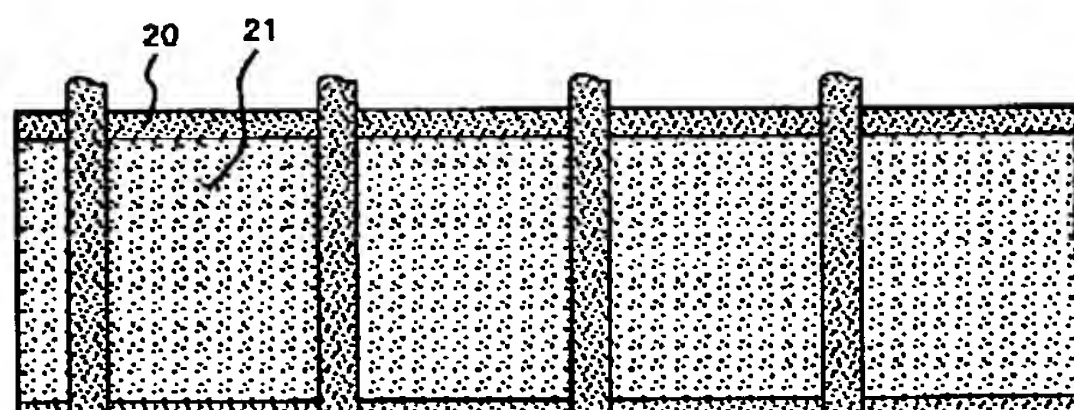
【図12】

図 12



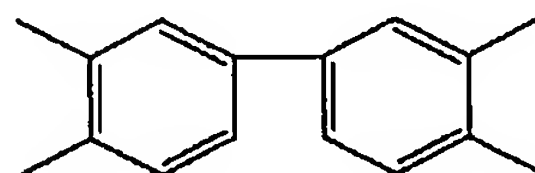
【図11】

図 11



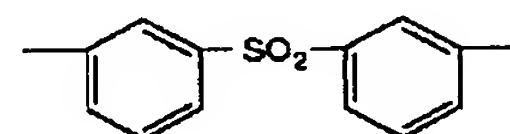
【図15】

図 15



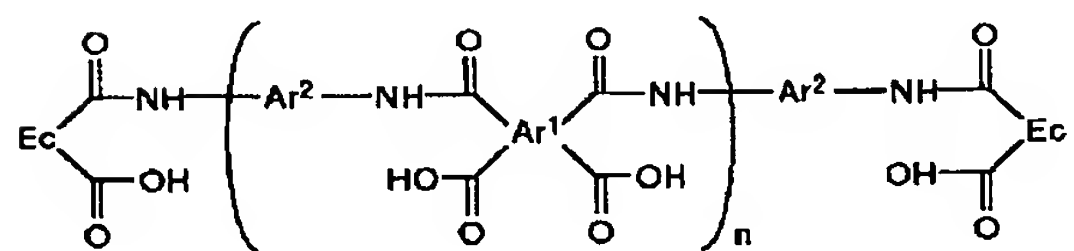
【図17】

図 17



【図14】

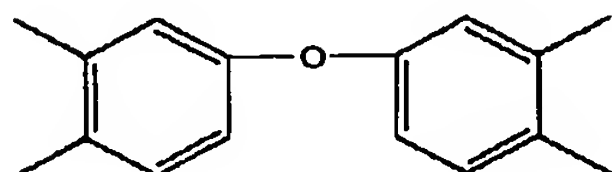
図 14



Ec : エンドキャップ基本骨格  
 Ar<sup>1</sup> : 酸無水物構造基本骨格  
 Ar<sup>2</sup> : ジアミン構造基本骨格

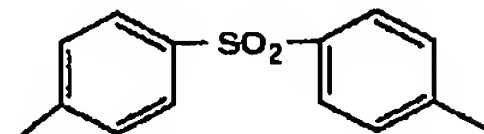
【図16】

図 16



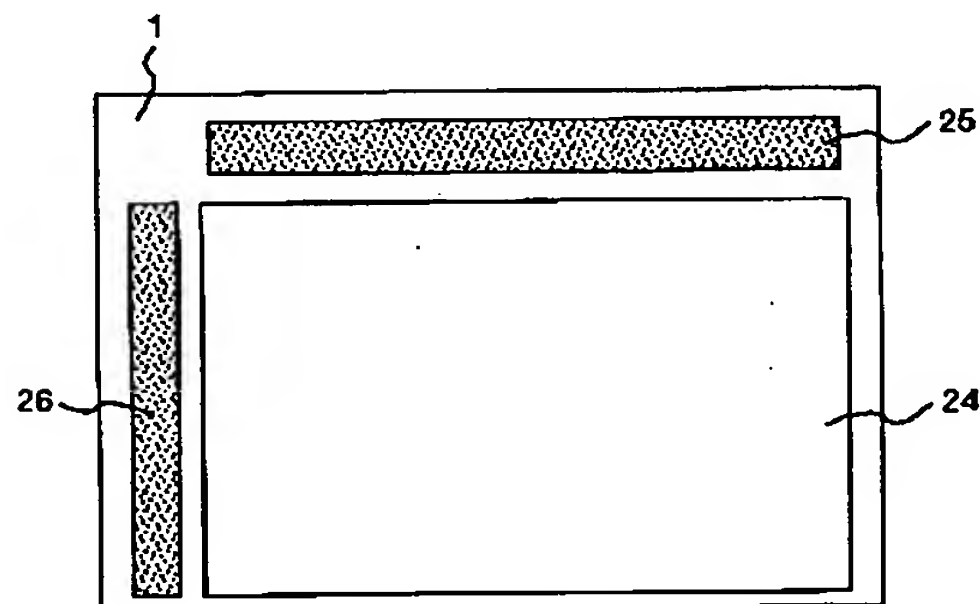
【図18】

図 18



【図20】

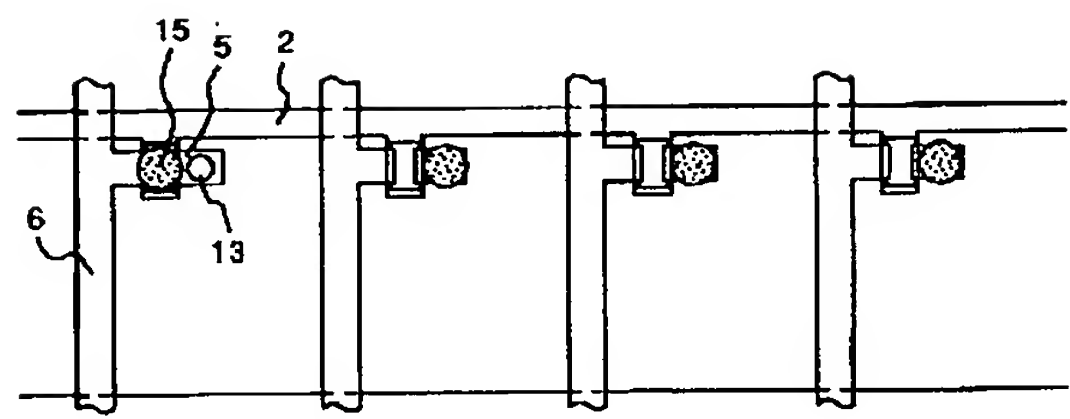
図 20





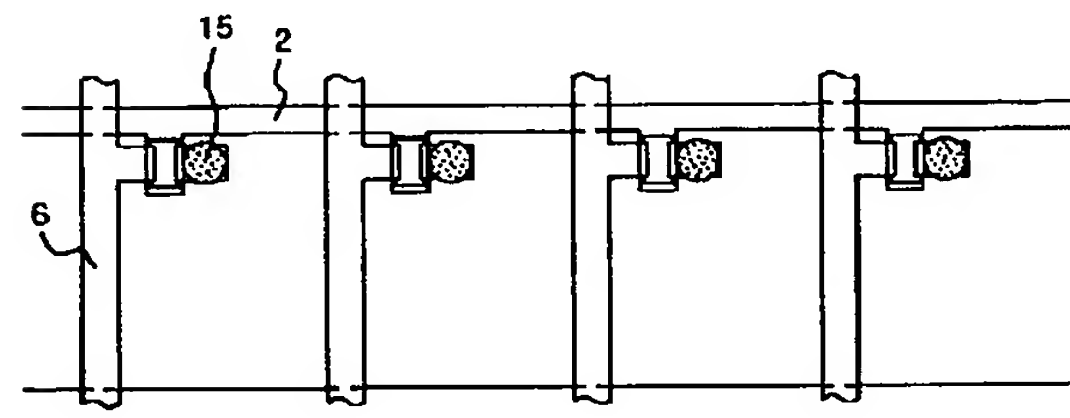
【図 2 1】

図 2 1



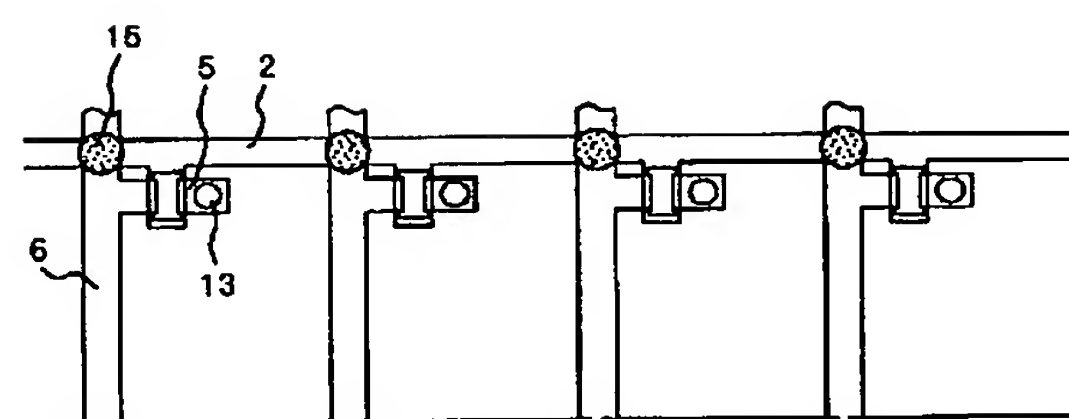
【図 2 3】

図 2 3



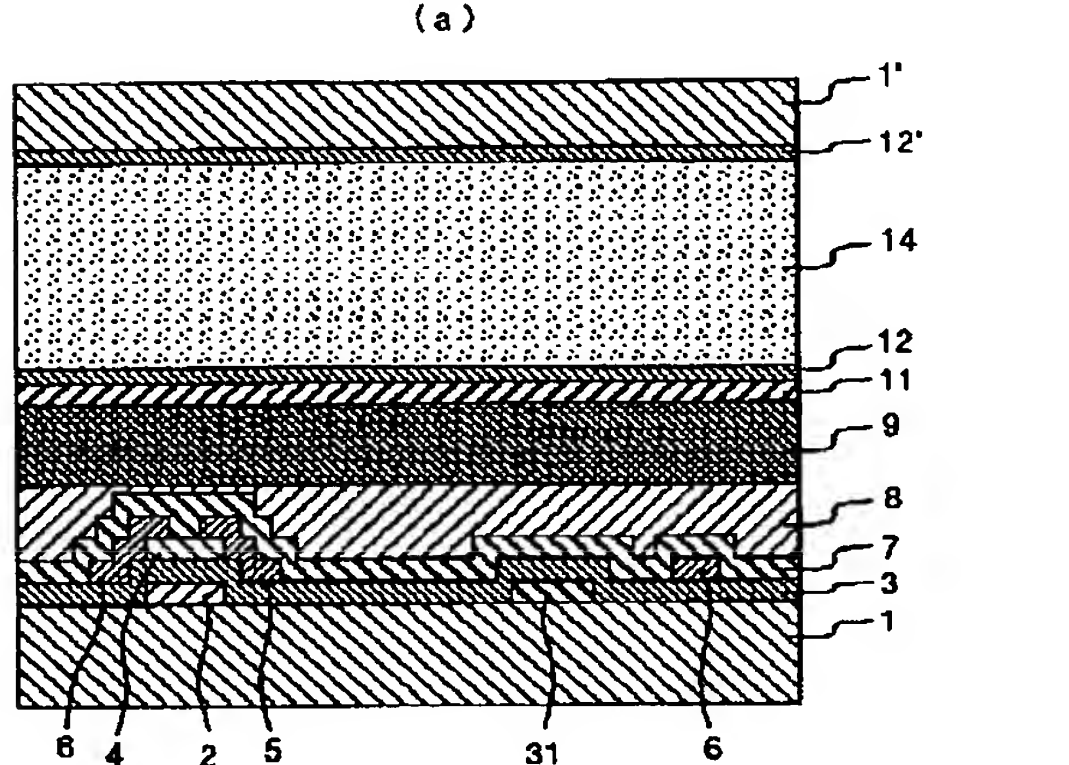
【図 2 2】

図 2 2

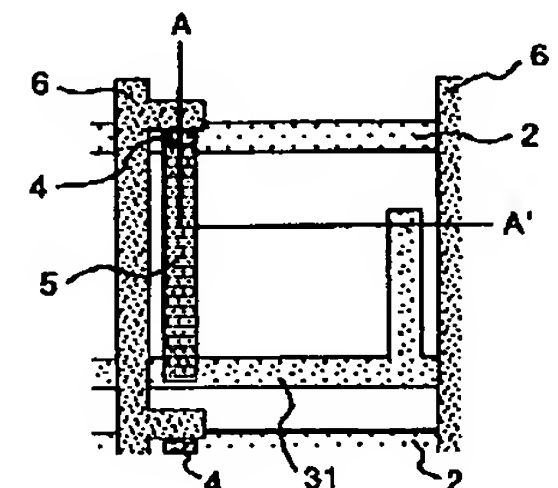


【図 2 4】

図 2 4



(b)



フロントページの続き

(51) Int. Cl. 7		識別記号	F I	テーマコード (参考)	
G 0 3 F	7/075	5 2 1	G 0 9 F	9/30	3 3 8 5 C 0 9 4
G 0 9 F	9/30	3 3 8			3 4 9 B
		3 4 9	G 0 2 F	1/136	5 0 0

F ターム(参考) 2H025 AA10 AB13 AC01 AD03 BE01  
CB25 CB33 CB41 CB45 CC11  
2H048 BA02 BA11 BA16 BA17 BA37  
BB02 BB06 BB37 BB43  
2H090 HA04 HB02X HD03 JB02  
2H091 FA02Y FB02 GA03 GA08  
GA13 LA16  
2H092 JA24 JB13 JB56 JB58 KA12  
KB22 KB26 MA05 MA13 NA01  
NA07 NA27 PA02 PA03 PA08  
PA09  
5C094 AA05 AA10 AA21 BA03 BA43  
CA19 CA24 DA14 DA15 EA04  
EA07 EB02 EC03 ED03 ED15  
FB12 FB14 FB15